

文章编号:1007-2780(2015)02-0257-06

TFT-LCD 制程中 Sand Mura 的失效模式 分析及改善研究

史高飞*, 沈奇雨, 许徐飞, 宋 洁, 赵 娜, 韩基桐, 李乘揆
(合肥京东方光电科技有限公司, 安徽 合肥 230011)

摘要:在薄膜晶体管液晶显示器件(TFT-LCD)的制作过程中,Mura 是一种常见的不良现象,它可以直接影响到产品的画面品质。本文结合生产工艺的实际情况,采用宏观微观检查设备 Macro/Micro(M/M)、扫描电子显微镜(SEM)、聚焦离子束测试仪(FIB)等设备进行检测分析,研究了产品开发过程中出现的 Sand Mura 问题。实验结果表明,Sand Mura 发生的主要原因是像素电极 ITO 在刻蚀过程中由于过刻发生断裂,导致在通电时该处液晶分子偏转发生异常,进而阻挡了光的透过而形成暗点;通过变更 ITO 薄膜的厚度及刻蚀时间等一系列措施,防止了像素电极在 PVX 过孔处因过刻引起的断裂,不良发生率降至 0.3%,产品质量得到了很大的提高。此外,过孔设计优化方案有助于新产品开发阶段避免该不良的发生,为以后相关问题的研究奠定了一些理论基础。

关 键 词:TFT-LCD; Sand Mura; 过刻; 厚度; 刻蚀时间
中图分类号:TN87 **文献标识码:**A **doi:**10.3788/YJYXS20153002.0257

Research and improvement of Sand Mura failure mode in TFT-LCD array process

SHI Gao-fei*, SHEN Qi-yu, XU Xu-fei, SONG Jie,
ZHAO Na, HAN Ji-dong, LI Cheng-kui

(Hefei BOE Optoelectronics Technology Co., Ltd., Hefei 230011, China)

Abstract: Mura is a common defect which degrades display quality greatly in TFT-LCD process. Sand Mura was studied in this paper which happened in a new product development, and the experiments were carried out by Macroscopic and Microscopic Inspection(M/M), Scanning Electron Microscope(SEM), Focused Ion beam(FIB) and so on. Experimental results show that the pixel electrode ITO open happened in the over wet etch process is the root cause of Sand Mura defect, and it also lead to liquid crystal molecules deflected exception, therefore, the light was shielded and dark spots were generated; By adjusting the thickness of pixel electrode ITO film, etch time and other measures, pixel electrode open can be avoid which is related to the over etch in the PVX hole, the defect ratio of Sand Mura can be reduce to 0.3% and the display quality of product was effectively improved. In addition, the optimizing via design scheme and above mentioned results provide valuable data and theory basis for related issues in the development stage of new product.

Key words: TFT-LCD; Sand Mura; over etch; thickness; etch time

1 引言

当今信息社会高速发展,液晶显示器(TFT-LCD)已经深入人们的日常生活,随着人们对液晶显示技术的更多了解,消费者对液晶显示面板画面品质的要求也在不断提高。这些更高画质要求促使液晶面板厂商进一步提升技术并开发高技术规格的产品,因而致使 TFT-LCD 面板开发生产过程中不断产生新的不良现象^[1-4]。

Mura 是一种非常影响液晶显示面板画面品质的不良现象,主要表现为有效显示区域内亮度或者颜色显示不均匀。在实际 TFT-LCD 液晶面板设计生产中,有很多过去未曾发现或难以明确的新型 Mura,其具体产生原因多种多样,需要具体情况具体分析及改善^[5-6]。

本文研究对象 Sand Mura 就是一种 TFT-LCD 高分辨率产品开发过程中新出现的 Mura 问题。本文通过对此不良现象的测试和分析讨论了其产生的原因;同时通过对不良现象发生机理的深入分析,设计一种通过变更像素电极厚度及刻蚀时间的方案来解决此问题,并通过实验来验证改善方案的可行性。

2 实验及过程

2.1 Sand Mura 不良现象确认

实验测试面板为 8 in(1 in=2.54 cm)WUX-GA+ORG ADS 产品,Top pixel, 面板尺寸为 111.64 mm×180.274 mm。在显示同一灰度或者单色画面时,基板表面出现沙粒状暗点,具体不良现象如图 1 所示。



图 1 Sand Mura 现象示意图

Fig. 1 Schematic of Sand Mura phenomenon

2.2 Sand Mura 不良原因分析

从不良现象上看,在 Sand Mura 不良现象发生区域的画面比正常区域偏暗,怀疑与该不良像素区液晶分子偏转及透光性相关。实验首先通过显微镜观察 Sand Mura 不良发生位置的像素分布来进行分析,显微镜下的像素分布图如图 2 所示。从图中可以明显观察到不良区域的部分像素未能被正常点亮,导致了沙粒状暗点不良现象的发生,也进一步证实了之前推测的正确性。

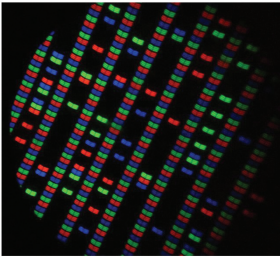


图 2 Sand Mura 像素分布图

Fig. 2 Schematic of Sand Mura micro

将实验面板进行拆解(decap)处理并用乙醇去除基板表面残留液晶,观察彩膜(CF)基板对应暗点位置并未发现异常,可以判定不良根源存在于 TFT 基板。然后,将 TFT 基板进行切片处理,通过扫描电子显微镜(SEM)和聚焦离子束测试仪(FIB)观察不良位置处的暗点,SEM 和 FIB 结果如图 3 所示。从图中可以看出,不良处像素 ITO 电极发生了断裂。分析表明,像素电极发生断裂(Open)导致该处未能与公共电极形成偏转电场,液晶分子不能正常偏转,进而阻挡了光的传播形成暗点。

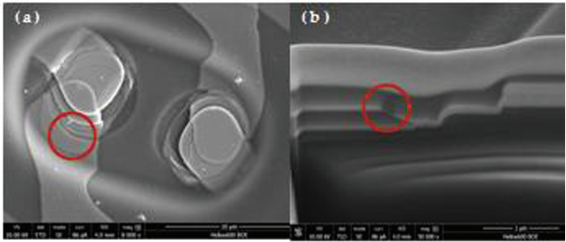


图 3 像素区薄膜的表面和断面图。(a)表面图;(b)断面图。

Fig. 3 Top and cross section picture of pixel films. (a)Top picture; (b) Cross section picture.

2.3 Sand Mura 不良改善

通过上述的分析可知,像素 ITO 电极 Open 是导致 Sand Mura 不良发生的主要原因。然而导致像素电极发生 Open 的因素很多,可能是由于 ITO 薄膜沉积厚度的影响,使得有机膜(ORG)过孔和钝化层(PVX)过孔段差位置处产生应力集中,当应力达到一定程度释放时就会导致该处 ITO 薄膜发生断裂;另外,像素电极在刻蚀过程中的过刻量(Over Etch)也是导致 ITO 发生 Open 的重要因素。

针对上述导致 ITO Open 的原因,故需要从段差、ITO 薄膜厚度以及过刻量 3 个方面进行改善,在目前量产工艺和设备条件下,通过不同的 DOE 实验验证找到最合适的各项参数。

首先,为了验证 ORG 层段差对 ITO Open 产生的影响,实验中设计了 A 和 B 两组实验条件,其中 B 组为 ORG skip 参考实验。在 A 和 B 组中又设计了不同 ITO 厚度的验证条件,具体条件(split)信息如表 1 所示,其中厚度(THK) $T_1 < T_2 < T_3$;另外,沉积时加水可以使水分子占据晶格位置,使 ITO 结晶度降低而变得疏松,减小膜应力,容易刻蚀。

表 1 ITO 膜厚测试条件

Tab.1 ITO Thickness test split item

Group	Split	THK/nm
A&B	1	T_1
	2	T_2
	3	$T_2 + H_2O$
	4	$T_3 + H_2O$

为了验证沉积完成后 ITO Open 发生情况,实验中使用宏观微观检查设备 Macro/Micro(M/M)对薄膜表面进行微观检查,检查结果如图 4 所示。

从 M/M 设备检查结果图 4 中可以看出,4 种不同厚度的 ITO 薄膜沉积后膜层表面均较为平整,并未出现膜层断裂现象,由此可以判定沉积条件并不是导致 ITO Open 的原因,并且 A 和 B 两组沉积后对比均未见差异。

为了进一步验证刻蚀工艺完成后不同厚度膜层对 Open 不良的影响,实验中对刻蚀完成后 A 和 B 两组中的各条件样品分别进行了 SEM 分

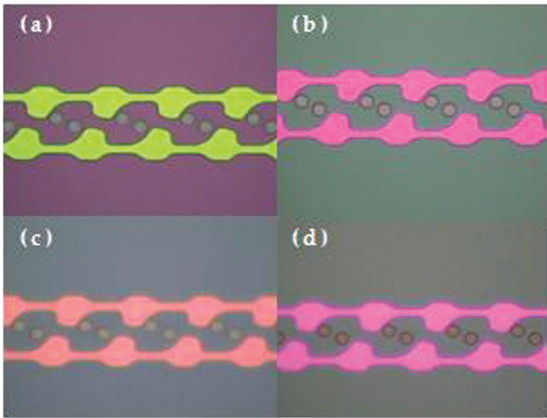


图 4 像素区 MM 图。(a) split1 MM 图 ;(b) split2 MM 图 ;(c) split3 MM 图 ;(d) split4 MM 图。

Fig. 4 The MM picture of pixel films. (a) MM picture of split1; (b) MM picture of split2; (c) MM picture of split3; (d) MM picture of split4.

析,结果如图 5 所示。

从 SEM 分析图中可以看出,刻蚀完成后的 ITO 均出现了不同程度的 Open 现象,并且随着膜厚的增加呈现出逐渐加重的趋势。其中 split1 中除了边缘位置发生 Open,其他部分未见 Open;当 THK 大于 T_1 时,Open 现象加重,而 split2 和 split3 并未出现明显差异,由此可以得出,dep 时加水并没有对刻蚀产生较大的影响,而膜厚的变化才是影响刻蚀导致 ITO Open 的重要因素,另外,由于 ORG 层坡度角比较平缓,A 和 B 两组刻蚀后各条件也未发现明显区别,分析表明 ORG 层段差并非导致 Open 的原因。

为了进一步验证过刻量对 Open 的影响,而影响过刻量的主要因素是刻蚀时间,本文在上述实验的基础之上设计了不同刻蚀时间的 DOE 验证实验,具体实验条件信息如表 2 所示,其中刻蚀时间 $t_1 < t_2 < t_3$,ITO 厚度为 T_1 。

表 2 ITO 刻蚀时间测试条件

Tab.2 ITO etch time test split item

Split	Etch time/s	THK/nm
1	0	T_1
2	t_1	T_1
3	t_2	T_1
4	t_3	T_1

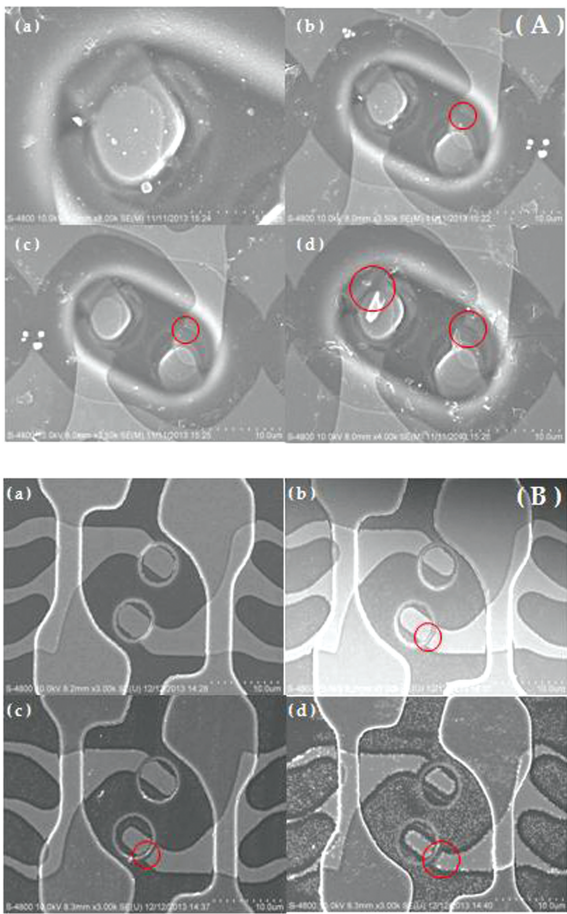


图 5 刻蚀后像素区电镜图。(a)split1 SEM 图；(b) split2 SEM 图；(c) split3 SEM 图；(d) split4 SEM 图。

Fig. 5 SEM picture of pixel films after etch. (a) SEM picture of split1; (b) SEM picture of split2; (c) SEM picture of split3; (d) SEM picture of split4.

实验采用相同条件制备样品，并在同一台设备上刻蚀工艺，不同点就是采用不同的刻蚀时间。刻蚀完成之后进行 PR 胶剥离，然后进行 MM 观察，发现采用 split2 条件进行刻蚀时，在玻璃边缘存在轻微的残留现象，其他条件下未发现。对每个 split 进行 FIB 分析，分析结果图如 6 所示。

由 FIB 图可以看出，split1 未发生 Open 不良，进一步验证了 dep 条件不是导致断裂的原因；split2 和 split3 也均未出现 Open 现象，而 split4 的表面和断面中均可以看到轻微的 Open，这是因为在进行 ITO 刻蚀的过程中，随着刻蚀时间的延

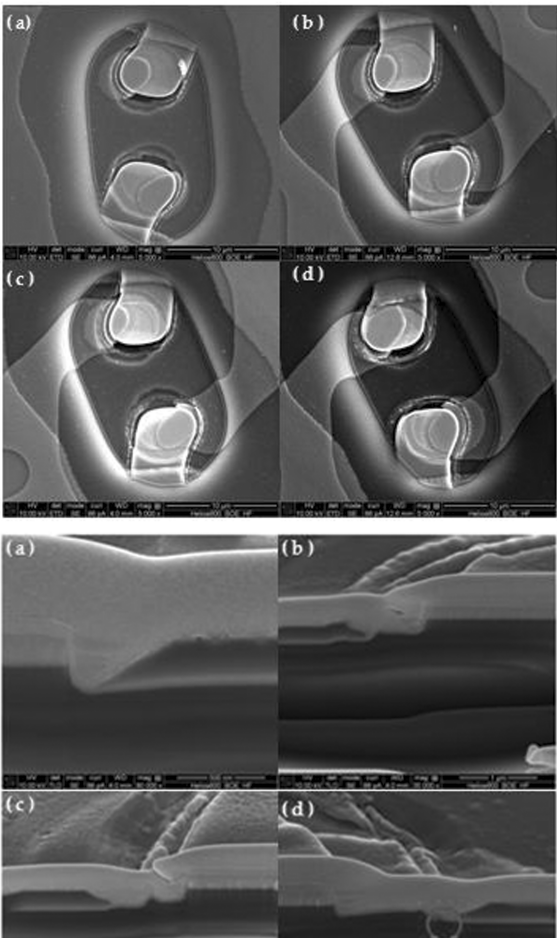


图 6 刻蚀后像素区表面和断面图。(a)split1 表面和断面图；(b)split2 表面和断面图；(c)split3 表面和断面图；(d)split4 表面和断面图。

Fig. 6 The top and cross section picture of pixel films. (a) the top and cross section picture of split1; (b) the top and cross section picture of split2; (c) the top and cross section picture of split3; (d) the top and cross section picture of split4.

长，过刻量增大，CD bias 也逐渐增加，而导致 Open；同时刻蚀的均匀性（同一块基板上单点之间刻蚀差异，以及不同基板之间的刻蚀差异）和稳定性也随之变差。

3 结果与讨论

由以上实验分析表明，ITO 沉积条件和有机层的段差并不是导致像素电极发生 Open 的真正原因，而 ITO 膜层的厚度以及过刻量才是导致

Open 并最终产生 Sand Mura 不良的根源。当 ITO 厚度增大时,在 PVX 层过孔处应力集中将会增大,在刻蚀过程中应力释放而导致膜层断裂。根据现有的设备和量产条件,实验最终确定 ITO 厚度 T_1 为 Main 条件。当 ITO 膜层厚度一定时,刻蚀时间的长短将会影响刻蚀过程中的过刻量的大小。当刻蚀时间较短时,过刻量也较小,这就容易在玻璃边缘位置存在残留现象;而当刻蚀时间延长,过刻量增大,CD bias 增加,会出现刻蚀不均而在 PVX 过孔段差处发生断裂。经过实验验证,当刻蚀时间为 t_2 时刻蚀效果最好,即残留和 Open 现象均未发生。

为了消除 PVX 过孔段差处应力集中及过刻引起的 Open 问题,从根本上解决 Sand Mura 不良,可以通过变更设计的方式,变更方案如图 7 所示。

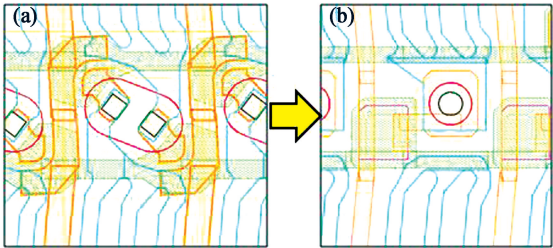


图 7 Mask 设计变更示意图。(a)变更前示意图;(b)变更后示意图。

Fig. 7 Schematic of Mask design change. (a) schematic of before change;(b)schematic of after change.

从设计变更示意图中可以看出,Mask 设计变更主要为过孔设计优化,包括以下两点:一方面 PVX 过孔仍采用小孔设计的方法,而增大像素 ITO 面积,这样像素 ITO 与 PVX 过孔便能充分接触,使得像素电极与 PVX 过孔段差处的应力相同,以防止 Open 现象的发生;另一方面 ORG 大孔设计变更小孔设计,这样可以防止 ORG 大孔中 PR 胶过厚而导致 PVX 刻蚀不充分的问题。

参 考 文 献:

[1] 徐伟,彭毅变,雷有华,等. TFT-LCD 横向线状未确认 Mura 分析及改善研究 [J]. 液晶与显示,2013,28(4): 539-546.
Xu W, Peng Y W, Lei Y H, et al. Analysis and improvement of TFT-LCD horizontal line unknown Mura [J]. Chinese Journal of Liquid Crystals and Displays, 2013, 28(4): 539-546. (in Chinese)

为了验证这一设计方案的可行性,本文进行了相关的验证实验,实验条件采用与表 1 中 split2 相同,以达到对比分析的效果。工艺完成后对样品进行 FIB 测试分析,测试结果如图 8 所示。由 FIB 图中可以看出,Mask 设计变更后在像素区表面和断面图中均未发现像素 ITO 电极发生 Open 现象,实验结果表明,该设计方案是可行性。

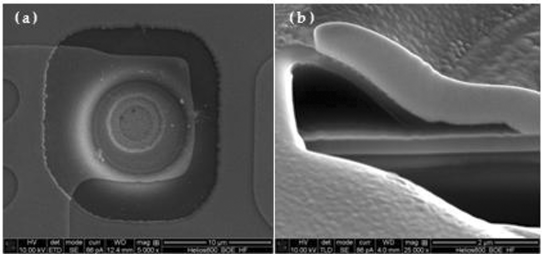


图 8 Mask 设计变更后像素区表面和断面图。(a)表面图;(b)断面图。

Fig. 8 The top and cross section picture of pixel films after Mask design change. (a) The top picture; (b) The cross section picture.

4 结 论

研究了在 TFT-LCD 高分辨率产品开发过程中新出现的 Sand Mura 问题,通过变更像素电极 ITO 厚度及刻蚀时间的方案来解决此问题,并验证了改善方案的可行性。实验结果表明:Sand Mura 发生的根本原因是由于膜厚影响,像素 ITO 电极在 PVX 过孔段差处产生应力,在刻蚀过程中由于过刻而发生 Open,导致在通电时该处液晶分子偏转发生异常,进而阻挡了光的透过而形成 Mura。通过减少 ITO 膜层厚度并缩短过刻时间来减小过刻量可以改善 Sand Mura 问题,不良发生率降至 0.3%;本文还研究了通过变更设计方案来防止 Sand Mura 的发生,实验证明了设计方案的可行性。

[2] 夏子棋. TFT-LCD 制造工艺中 White Mura 的消除[D]. 天津:天津大学,2010.
Xia Z Q. White Mura elimination in TFT-LCD manufacture process [D]. Tianjin: Tientsin University. (in Chinese)

[3] Pauluth D, Taruml K. Optimization of liquid crystal for television [J]. *SID*,2005,13(8):693-702.

[4] Liu C T. Revolution of the TFT-LCD technology [J]. *Journal of Display technology*,2007,3(4): 342-350.

[5] 王志龙,郑英花,马亮,等. L0 周边 Mura 分析及其改善研究 [J]. 液晶与显示,2014,29(5): 668-673.
Wang Z L, Zheng Y H, Ma L,*et al.* Research and improvement of L0 side Mura [J]. *Chinese Journal of Liquid Crystals and Displays*, 2014, 29(5): 668-673. (in Chinese)

[6] 齐鹏,施园,刘子源. TFT-LCD touch Mura 不良的改善和研究 [J]. 液晶与显示,2014,28(2): 204-209.
Qi P, Shi Y, Liu Z Y. Research and improvement of touch Mura in TFT-LCD [J]. *Chinese Journal of Liquid Crystals and Displays*, 2014, 28(2):204-209. (in Chinese)

作者简介:史高飞(1987—),男,河南开封人,硕士,研究员,主要从事 TFT-LCD 产品及技术开发工作。E-mail:shigaofei@boe.com.cn